

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-130682

(43)Date of publication of application : 19.05.1995

(51)Int.Cl.

H01L 21/28  
H01L 21/768

(21)Application number : 05-297258 (71)Applicant : NIPPON STEEL CORP

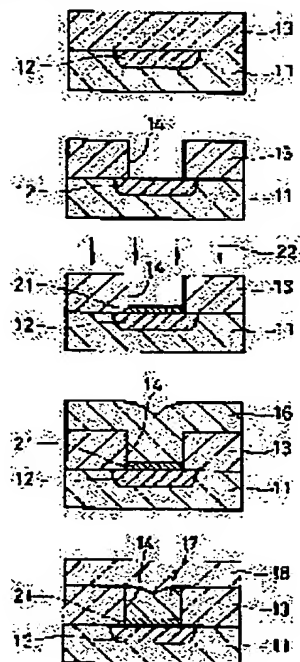
(22)Date of filing : 02.11.1993 (72)Inventor : MURAI ICHIRO

## (54) METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To prevent a reaction by bringing a tungsten plug into direct contact with a silicon substrate in tungsten plug technology.

CONSTITUTION: After a silicon thin film 21 of a film thickness 5 to 50-nm is formed on a surface of a silicon substrate 11 facing a contact hole 14 by a selective epitaxial growing method, a tungsten plug 17 is formed. Impurities are introduced into the silicon thin film 21 by an ion implantation or the heat diffusion from an impurity diffused layer 12 of the silicon substrate 11.



## LEGAL STATUS

[Date of request for examination] 10.10.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-130682

(43) 公開日 平成7年(1995)5月19日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 21/28

21/768

識別記号

3 0 1 C

庁内整理番号

7376-4M

F I

技術表示箇所

H 0 1 L 21/ 90

D

審査請求 未請求 請求項の数5 F D (全 4 頁)

(21) 出願番号

特願平5-297258

(22) 出願日

平成5年(1993)11月2日

(71) 出願人 000006655

新日本製鐵株式会社

東京都千代田区大手町2丁目6番3号

(72) 発明者 村井 一郎

東京都千代田区大手町2-6-3 新日本

製鐵株式会社内

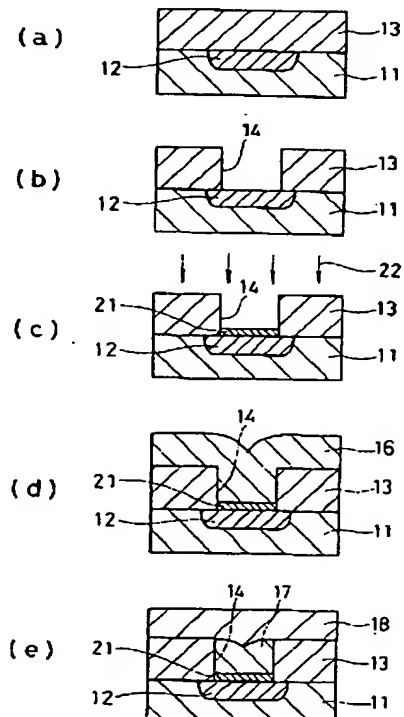
(74) 代理人 弁理士 國分 孝悦

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 タングステンプラグ技術において、タングステンプラグとシリコン基板とが直接接触して反応することを防止する。

【構成】 コンタクト孔14に臨むシリコン基板11の表面に選択エピタキシャル成長法により膜厚5～50nmのシリコン薄膜21を形成した後、タングステンプラグ17を形成する。シリコン薄膜21には、イオン注入又はシリコン基板11の不純物拡散層12からの熱拡散により不純物を導入する。



# 【特許請求の範囲】

【請求項1】 表面部分に不純物拡散層が形成された半導体基板の上に絶縁膜を形成する工程と、前記不純物拡散層の上の位置の前記絶縁膜にコンタクト孔を開孔する工程と、前記コンタクト孔の底部に選択エピタキシャル成長法により半導体薄膜を形成する工程と、前記半導体薄膜が形成された前記コンタクト孔を金属プラグで埋め込む工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 前記半導体基板がシリコン基板であり、前記半導体薄膜がシリコン薄膜であり、前記金属プラグがタングステンプラグであることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 前記半導体薄膜の膜厚を5～50nmとすることを特徴とする請求項1又は2に記載の半導体装置の製造方法。

【請求項4】 前記不純物拡散層と同一導電型の不純物を前記半導体薄膜に導入する工程を更に有することを特徴とする請求項1～3のいずれか1項に記載の半導体装置の製造方法。

【請求項5】 前記不純物の導入をイオン注入法により $1 \times 10^{14} \sim 1 \times 10^{16} / \text{cm}^2$ のドーズ量で行うことを特徴とする請求項4に記載の半導体装置の製造方法。

# 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は半導体装置の製造方法に関し、特に、アスペクト比の大きいコンタクト孔を金属プラグで埋め込む技術に関するものである。

## 【0002】

【従来の技術】アスペクト比が比較的大きいコンタクト孔での上層金属配線の段切れや接続不良を解消する技術としてタングステンプラグ技術が知られている。まず、従来のタングステンプラグ形成方法を図2を参照して簡単に説明する。

【0003】まず、図2(a)に示すように、表面部分に不純物拡散層12が形成された半導体シリコン基板11上に層間絶縁膜13を形成した後、この層間絶縁膜13に不純物拡散層12に達するコンタクト孔14を開孔する。

【0004】次に、図2(b)に示すように、スパッタリング法又はCVD法で、コンタクト孔14の内面を含む全面に、TiN膜等でバリアメタル膜15を形成する。

【0005】次に、図2(c)に示すように、CVD法で、コンタクト孔14を埋めるようにタングステン膜16を全面に形成する。

【0006】次に、図2(d)に示すように、タングステン膜16をエッチングして、このタングステン膜16をコンタクト孔14内にのみ残し、タングステンプラグ

17を形成する。そして、このタングステンプラグ17上にアルミ配線等の金属配線18を形成して、素子間の電氣的接続を行う。

## 【0007】

【発明が解決しようとする課題】上述したように、従来は、タングステンプラグ17の下に形成するTiN膜等のバリアメタル膜15により、タングステンとシリコン基板表面との間の反応を防止していた。ところが、近年の半導体装置の高集積化及び微細化の要求に従ってコンタクト孔のアスペクト比が更に大きく(2～2.5以上)になると、コンタクト孔の底部に成膜性良くバリアメタル膜を形成するのが困難になってきた。この結果、タングステンプラグとシリコン基板表面とが直接接して反応してしまい、コンタクト抵抗が上昇するとともにアロイスパイクによる接合リークが増大するという問題があった。

【0008】そこで、本発明の目的は、コンタクト孔のアスペクト比が大きい場合であっても配線接続の信頼性が高い半導体装置を得ることができる半導体装置の製造方法を提供することである。

## 【0009】

【課題を解決するための手段】上記目的を達成するために、本発明の半導体装置の製造方法は、表面部分に不純物拡散層が形成された半導体基板の上に絶縁膜を形成する工程と、前記不純物拡散層の上の位置の前記絶縁膜にコンタクト孔を開孔する工程と、前記コンタクト孔の底部に選択エピタキシャル成長法により半導体薄膜を形成する工程と、前記半導体薄膜が形成された前記コンタクト孔を金属プラグで埋め込む工程とを有する。

【0010】本発明の好ましい態様においては、前記半導体基板がシリコン基板であり、前記半導体薄膜がシリコン薄膜であり、前記金属プラグがタングステンプラグである。

【0011】また、本発明において好ましくは、前記半導体薄膜の膜厚を5～50nmとする。

【0012】本発明において更に好ましくは、前記不純物拡散層と同一導電型の不純物を前記半導体薄膜に導入する工程を更に有する。

【0013】その場合、更に好ましくは、前記不純物の導入をイオン注入法により $1 \times 10^{14} \sim 1 \times 10^{16} / \text{cm}^2$ のドーズ量で行う。

## 【0014】

【作用】コンタクト孔の底部に選択エピタキシャル成長法により半導体薄膜を形成するので、コンタクト孔のアスペクト比が大きい場合であっても、コンタクト孔の底部に半導体薄膜を容易且つ確実に形成することができる。そして、この半導体薄膜を形成してからコンタクト孔に金属プラグを埋め込むので、金属プラグと半導体基板とが直接接して反応することがない。

## 【0015】

【実施例】以下、本発明の一実施例を図1を参照しながら説明する。なお、以下の実施例において、図2に示した従来例と対応する構成部分には同一の符号を付す。

【0016】まず、図1(a)に示すように、P型で比抵抗が $1 \sim 15 \Omega \cdot \text{cm}$ 程度のシリコン基板11にLOCOS法で素子分離領域(図示せず)を形成し、この素子分離領域で囲まれた素子形成領域の表面部分にヒ素又はリンを選択的にイオン注入し且つ熱拡散させて、深さが $0.2 \sim 1.0 \mu\text{m}$ 程度で表面不純物濃度が $1 \times 10^{19} \sim 1 \times 10^{21} / \text{cm}^3$ 程度であるN型の不純物拡散層12を形成する。

【0017】その後、この半導体基板11の上に二酸化シリコン膜等である層間絶縁膜13をCVD法で $100 \sim 1000 \text{nm}$ 程度の膜厚に堆積させる。

【0018】次に、図1(b)に示すように、微細加工法により、不純物拡散層12に達するコンタクト孔14を層間絶縁膜13に開孔する。

【0019】次に、図1(c)に示すように、コンタクト孔14の底部、即ち、コンタクト孔14に臨んでいるシリコン基板11の表面上にシリコン薄膜21を選択エピタキシャル成長法により形成する。このシリコン薄膜21の膜厚は $5 \sim 50 \text{nm}$ 、より好ましくは $5 \sim 20 \text{nm}$ 程度とする。

【0020】次に、ヒ素又はリンのN型不純物のイオン( $75\text{As}^+$ 、 $31\text{P}^+$ 等)を、 $30 \text{keV}$ の加速エネルギー及び $1 \times 10^{14} \sim 1 \times 10^{16} / \text{cm}^2$ のドーズ量でシリコン薄膜21に導入する。この結果、シリコン薄膜21はN型となり、安定なコンタクト抵抗を得るのに十分な程度に抵抗が下がる。

【0021】なお、シリコン薄膜21が十分に薄ければ、不純物拡散層12からのN型不純物の熱拡散によりシリコン薄膜21もN型になって十分に抵抗が下がるので、上述のようなイオン注入工程は必要ない。

【0022】次に、図1(d)に示すように、CVD法

で、コンタクト孔14を埋めるようにタングステン膜16を全面に形成する。

【0023】次に、図1(e)に示すように、ドライエッチングでタングステン膜16の全面をエッチバックし、コンタクト孔14内にのみタングステン膜16を残すことによって、タングステンプラグ17を形成する。

【0024】その後、Al、Al-Si、Al-Si-Cu等からなる膜厚が $500 \sim 1000 \text{nm}$ 程度の金属膜をスパッタリング法で堆積させ、この金属膜をパターニングして金属配線18を形成する。

【0025】

【発明の効果】コンタクト孔のアスペクト比が大きい場合であっても、コンタクト孔の底部に半導体薄膜を容易且つ確実に形成することができ、金属プラグと半導体基板とが反応することがない。従って、安定なコンタクト抵抗を得ることができるとともにアロイスパイクによる接合リークを防止できるので、安定な特性で且つ信頼性の高い半導体装置を製造することができる。この結果、集積度が高く且つ信頼性の高いLSIを得ることが可能となる。

【図面の簡単な説明】

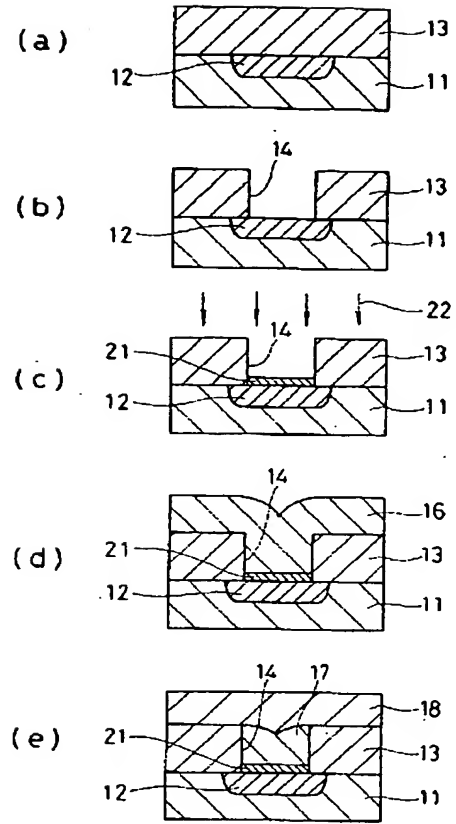
【図1】本発明の一実施例による半導体装置の製造方法を工程順に示す側断面図である。

【図2】従来の半導体装置の製造方法を工程順に示す側断面図である。

【符号の説明】

- 11 シリコン基板
- 12 不純物拡散層
- 13 層間絶縁膜
- 14 コンタクト孔
- 16 タングステン膜
- 17 タングステンプラグ
- 18 金属配線
- 21 シリコン薄膜

【図1】



【図2】

